

RESULT LIST

1 result found in the Worldwide database for:

CN1549963 as the publication, accession, application or priority number

(Results are sorted by date of upload in database)

1 Buffer system with sequential and non-sequential block access

Inventor: ROEVER JENS A (NL)

Applicant: KONINKL PHILIPS ELECTRONICS NV (NL)

EC: G06F5/10

IPC: **G06F13/38; G06F5/10; G06F13/38** (+2)

Publication info: **CN1549963** - 2004-11-24

Data supplied from the **esp@cenet** database - Worldwide

BEST AVAILABLE COPY



[12] 发明专利申请公开说明书

[21] 申请号 02817134.9

[43] 公开日 2004 年 11 月 24 日

[11] 公开号 CN 1549963A

[22] 申请日 2002.8.21 [21] 申请号 02817134.9

[30] 优先权

[32] 2001.8.29 [33] US [31] 09/941,478

[86] 国际申请 PCT/IB2002/003416 2002.8.21

[87] 国际公布 WO2003/019350 英 2003.3.6

[85] 进入国家阶段日期 2004.3.1

[71] 申请人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 J·A·罗维

[74] 专利代理机构 中国专利代理(香港)有限公司

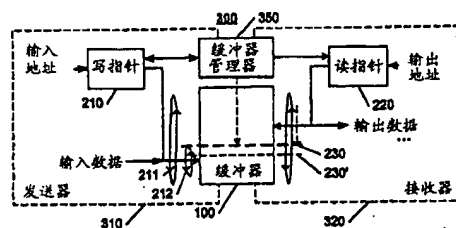
代理人 刘杰 王勇

权利要求书 3 页 说明书 8 页 附图 4 页

[54] 发明名称 具有顺序和非顺序块访问的缓冲器系统

[57] 摘要

一种分层存储器访问控制区分数据块和每个块中的内容,数据块已知要被顺序访问,而每个块的内容可以被顺序访问也可以不被顺序访问。如果块的内容在块中是以顺序的方式提供的,但是由于在块内该序列开始时的非零偏移,该序列没有对应高层的序列,存储器访问控制被用于通过信令来表示何时块内序列对应高层的序列,以最优可用存储器的使用。当块内序列不同于高层的序列时,对缓冲器的访问被限制在缓冲器高层的分区上。当块内序列对应于高层的序列时,对缓冲器的访问在缓冲器的块内分区上提供。以这种方式,根据块内序列相对于高层序列的偏移程度,通常在整个块被提供给缓冲器之前,就已很好地提供了对于存储器的访问,由此最优化了存储器访问的速度。



1. 一种缓冲器系统，包括：

一个缓冲器，被设定成通过第一指针和第二指针而被访问，以及
一个缓冲器管理器，被设定成根据第一指针来限定第二指针，

5 其中

第一指针被设定成提供对该缓冲器的顺序块级访问，以及对该缓冲器的独立块内访问，以及

缓冲器管理器被设定成将该第二指针限定为一个界限值，其对应于该第一指针的顺序块级访问。

10 2. 权利要求1的缓冲器系统，其中

当对缓冲器的独立块内访问对应于对该缓冲器的顺序块级访问时，缓冲器管理器还被设定成将该界限值复位到对应于第一指针。

3. 权利要求1的缓冲器系统，其中

该第一指针包括块地址和偏移地址，以及

15 该缓冲器管理器被设定成：

当对缓冲器的独立块内访问没有对应于顺序块级访问时，把界限值设定为对应于块地址，以及

当对缓冲器的独立块内访问对应于顺序块级访问时，把界限值设定为对应于该块地址和偏移地址的组合。

20 4. 权利要求1的缓冲器系统，其中

第一指针和第二指针对应于：

写指针，用于将数据写入到缓冲器，以及

读指针，用于从该缓冲器读出数据。

5. 权利要求1的缓冲器系统，其中

25 第一指针包括块地址和偏移地址，

该块地址对应于顺序块级访问，以及

该偏移地址对应于独立块内访问；以及

该缓冲器管理器还被配置成最小化对于顺序块级访问之间偏移访问的改变。

30 6. 权利要求1的缓冲器系统，其中

缓冲器管理器还被配置成在完成该缓冲器的块级访问之前，通过第一指针来使该界限值前进。

7. 权利要求6的缓冲器系统, 其中

该缓冲器管理器还被配置成通过和该界限值的前进相对应的格雷码序列来传送该界限值。

8. 权利要求1的缓冲器系统, 其中

5 该缓冲器管理器还被配置成通过格雷码序列来传送该界限值。

9. 一种用于控制对缓冲器的访问的缓冲器管理系统, 包括:

缓冲器管理器, 被配置成当对于该缓冲器的第一访问是非顺序访问时, 断言一个缠绕信号, 并且还被配置成根据该缠绕信号来限定对于该缓冲器的第二访问。

10 10. 权利要求9的缓冲器管理系统, 其中

对于缓冲器的第一访问包括基于块地址和偏移地址的访问, 以及在断言了缠绕信号时, 对于缓冲器的第二访问被限定到该块地址, 并且当缠绕信号被解除断言时, 对于缓冲器的第二访问被限定到该块地址被限定到该块地址和偏移地址的组合。

15 11. 权利要求10的缓冲器管理系统, 其中

第二访问的界限的改变通过格雷码序列而被传送。

12. 权利要求10的缓冲器管理系统, 其中

该缓冲器管理器还被配置成当对于缓冲器的第一访问结束时, 断言一个空闲信号, 以及

20 当断言该空闲信号时, 对于缓冲器的第二访问被进一步限定到该块地址。

13. 权利要求9的缓冲器管理系统, 其中

第一访问和第二访问对应于:

对于缓冲器的写访问, 和

25 对于缓冲器的读访问。

14. 一种用于控制对缓冲器访问的方法, 包括:

确定对应于对该缓冲器的第一访问的块地址和偏移地址,

确定该偏移地址何时相对于该块地址是非顺序的, 以及

30 当该偏移地址是非顺序的时, 把对于该缓冲器的第二访问限定到该块地址。

15. 权利要求14的方法, 还包括:

确定该偏移地址何时相对于该块地址是顺序的, 以及

当该偏移地址是顺序的时，把对于该缓冲器的第二访问限定到该块地址和该偏移地址的组合。

16. 权利要求 14 的方法，其中

限定该第二访问包括确定对应于该块地址中的改变的格雷码序

5 列。

具有顺序和非顺序块访问的缓冲器系统

5 本发明涉及处理领域和/或通信领域，特别涉及用于在两个系统之间提供接口的缓冲器的控制，所述两个系统之一被配置成以非顺序方式来访问该缓冲器。

缓冲器常被用于在系统，特别是异步传输数据的系统之间提供接口。这种数据传输缓冲器常被配置成从第一系统同步或者异步地接收数据，并根据第二系统的需要而将数据提供到第二系统。缓冲器管理
10 器被用于确保在相应数据项被提供到第二系统之前从第一系统接收所述数据。也就是说，缓冲器管理器把接收器接收数据的速度调整到发送器发送数据的对应速度上。

图 1 图解了示例缓冲器 100，它被配置成在写指针 110 所指示的位置存储来自于发送系统的每个数据项。随着存储每个数据项，写指针 110 被递增，以指示要存储下一数据项的位置。数据被提供到接收系统是通过将读指针 120 初始化为等于写指针 110，然后根据请求顺序地把每个数据项提供到该接收系统。随着每个数据项被提供到接收系统，递增读指针 120，以指示下一可用数据项的位置。为了确保读指针 120 不会指向还未被写入的位置处，限制读指针 120 不超过界限 130。
15 随着数据项被存储到缓冲器 100 中，该界限也被不断调整，并且通常对应于写指针 110。为了易于参考和理解，此后把界限 130 作为一个特定参数来讨论，即便它可以是和写指针 110 相同的参数。

界限 130 由存储器访问控制器实施或者直接由接收系统实施。也就是说，通常来说存储器访问控制器使得界限 130 可用，但是维护读
25 指针 120 并确保其不会超出界限 130 却是接收系统的责任。

通常，缓冲器 100 的大小是有限的，并且远远小于由缓冲器 100 接收的数据项的总数目。为了连续使用缓冲器，通常将缓冲器配置为“循环的”，这样当指针到达缓冲器的终点时，它被复位到缓冲器的起点。通常使用算法，以便在循环缓冲器中实施上述界限 130。取决于
30 特定实施例，也会限制写指针 110，以使其在循环该循环缓冲器之后不会超出对应于读指针 120 的界限。也就是说，如果现有数据还未被接

收系统读出，将防止发送系统把数据存储到缓冲器 100 中。备选地，强迫读指针 120 前进 (advance)，以便在新数据到达时保持在写指针的前面，未读数据被新到达的数据覆盖。为了便于参考和理解，本发明此后给出关于读指针界限的实施，而对写指针 110 界限的实施基本等价。

缓冲器 100 的大小确定了写入缓冲器的速度和从缓冲器读出的速度之间可允许的失配，和/或在不受控发送器的情形下，缓冲器 100 的大小确定了由于发送器和接收器之间的速度失配而引起的数据丢失量。在受控发送器的情形下，缓冲器 100 用于强迫平均发送和接收数据速率均衡，并且缓冲器 100 的大小确定了关于该平均数据速率所允许的变化程度。

如上所述，提供数据给缓冲器 100 的系统和从缓冲器 100 接收数据的系统是异步的。因而，对于界限 130 的更新只能和其中的一个系统同步。为了确保指针或界限在它们被递增时不被误读，通常使用格雷码来编码和递增指针，其中在递增转换期间只有指针的一位被改变。以这种方式，在界限 130 转换时异步读出界限 130 将会提供界限 130 的前一值或者下一值。因为界限 130 的前一值的实施仍然可以防止读指针 120 超出写指针 110，所以使用格雷码序列确保读取过程的完整性，而不论界限 130 何时被读取。

用于异步读和写访问的传统两端口（数据输入，数据输出）缓冲方案假定的基本前提为数据是顺序写入到缓冲器 100 的。也就是说，固有地假定在读指针 120 和界限 130 之间的所有存储器位置都包含了有效数据。以下进一步讨论，在某些应用中，可以更有效地使得数据可以被用于以某种非序列方式写入到缓冲器。

本发明的一个目的是提供一种存储器访问方法和设备，它允许非序列访问诸如缓冲器的存储器设备。本发明进一步的目的是提供一种可以使可用存储器的使用最优化的存储器访问方法和设备。

通过提供一个分级的存储器访问控制方法和系统实现了这些和其它目的。该分级存储器访问控制区分数据块和每个块的内容，所述数据块已知要被顺序访问而块的内容可以被顺序访问也可以不被顺序访问。如果块的内容在块中是以顺序的方式提供的，但是由于在块内该序列开始时的非零偏移，该序列没有对应高层的序列，存储器访问控

制被配置成通过信令来表示何时块内序列对应高层的序列，以最优化可用存储器的使用。当块内序列不同于高层的序列时，对缓冲器的访问被限制在缓冲器高层的分区上。当块内序列对应于高层的序列时，对缓冲器的访问在缓冲器的块内分区上提供。以这种方式，根据块内序列相对于高层序列的偏移程度，通常在整个块被提供给缓冲器之前，就已很好地提供了对于存储器的访问，由此最优化了存储器访问的速度。

参考以下附图，通过实例更详细地解释了本发明，其中：

图 1 说明了示例的现有技术缓冲系统，具有顺序的读和写指针。

图 2 说明了依照本发明具有非顺序访问指针的示例缓冲系统。

图 3 说明了依照本发明的缓冲器管理系统的示例方框图。

图 4 说明了用于确定依照本发明的缓冲器管理系统的存储器访问限定的示例逻辑图。

图 5 说明了依照本发明用于跟踪存储器访问的示例时序图。

在附图中，相同的参考标记指示相似或者相应的特征或功能。

在许多应用中，以一种分级的方式来存储具有明显顺序的数据，其中单独的数据项被逻辑或者物理地划分成块。例如，MPEG 编码图像被存储为一系列构成图像的 8×8 像素块；n 维数据数组被存储为一维数组块的序列；等等。

这种信息的块划分为减少存储器管理的复杂性提供了机会。例如，当一块数据被从一个部件经由缓冲器传送到另一个部件时，可以在块级上进行缓冲器管理，而不是在数据级上进行。也就是说，例如，当一块数据被写入时，缓冲器管理器只需要将图 1 的界限 130 设置在块的开始，直到整个块都被传送，由此避免在传送块时同步读指针和写指针的需要。

除了简化读和写指针的同步之外，提供块级的缓冲器管理还允许块内非顺序的读和写操作。也就是说，因为在块正被写入时不允许在该块中的读访问，所以写进程可以把数据以任意顺序放在块中，而不用担心读进程将会在块中读取旧数据和新数据的混合。以相似的方式，如果读进程正在访问块时，将阻止写进程修改所述块中的任意数据项。

通过在块级上管理缓冲器访问，块内读和写访问可以被最优化，

以用于被用来传输数据的特定进程，而限于如图 1 的现有技术中只是对顺序传输的最优化。

数据访问的最优化对于涉及在高速管道数据进程，或者其它多访问进程中的数据访问的应用特别重要。对高速存储器的数据访问的执行常常通过预装载(pre-charge)一组存储器中的读数据线(data read line)，然后根据正被读出的数据值来驱动适当的输出设备。优选地，预装载发生在读请求到达时刻之前，因此在发生预装载时读请求不会招致延时。如果特定组的存储器在一个存储器访问循环中被访问，则下一循环优选地用于预装载。

一种避免连续两次访问同一存储体的方法是，根据需要，偏移块内访问序列的开始地址。例如，一个MPEG宏块对应于一个 8×8 像素块，而在视频处理中使用的平常存储器结构被设定为 8 个存储体，其中每个存储体为 8 像素宽。也就是说，在 8 行段(8-line-segment)宏块的每个 8 像素宽行段中的数据被容纳在不同的存储体中。因此，访问每个行段避免了上面提到的预装载延时。然而，如果提供对于这些存储体的多路并行访问，这些多路访问会导致对于同一存储体的顺序访问。通过允许修改块中行段的访问顺序，可以避免对于同一存储体的重复访问。也就是说，例如，如果在另一个进程开始访问块时，一个进程当前正在访问存储体 1，则另一进程被配置成以 7-8-1-2-3-4-5-6 的顺序来访问这 8 个存储体，而不是传统的 1-2-3-4-5-6-7-8 的顺序，后者将招致预装载延时。

图 2 说明了依照本发明具有非顺序块内访问指针的示例缓冲器系统。如从写指针 210 中流出的多个箭头所示，在本发明中写指针 210 被配置成能够指向缓冲器 100 中的多个存储元件或存储元件块(B8, B9, ...)中的任意一个。本例和以上的示例行段访问方案一致，其中正在访问一个 8 行段的块。使用本例，存储元件 B8 被配置成存储对应于第一行段的 8 个像素值，存储元件 B9 被配置成存储对应于第二行段的 8 个像素值，依此类推。在以上的实例中，当第 8 行段的数据被首先提取时，写指针 210 只是指向存储元件 Bf，它被配置来存储对应于第八行段的 8 像素值。随后，当提取第一行段的数据时，写指针 210 指向存储元件 B8，依此类推，直到 8 组 8 像素值的每一组都被载入到存储元件 B8-Bf 中。

还应指出, 尽管在块 B8-Bf 中的存储器访问可以是非顺序的, 或使用对于块的非零偏移时是顺序的, 但是从第一个 8×8 块到第二个 8×8 等等的块级上的存储器访问是顺序的, 如图 2 中的箭头 211 所示。因此, 上面提到的、基于顺序界限参数的可靠双访问进程的实施例, 可以在块级上实现, 但是它也可以应用于块内级。

根据本发明的一个方面, 界限 230 被配置成设定在存储元件 B8-Bf 的块的开始, 以防止读指针 220 延伸到块 B8-Bf 中, 直到该块中的每个存储元件都载入了适当数据, 而无论写指针 210 是以怎样的顺序将数据提供到该块中的。

在该块传输完成之后, 写指针 210 前进到下一块的 8 个存储元件, 并且界限 230 被设定到块 B8-Bf 的结束。此后, 读指针 220 能够前进到块 B8-Bf 中, 以允许将数据传输到示例的编码器。以这种方式, 通过在块级上控制界限参数 230, 能够提供可靠的缓冲器访问。

注意, 尽管以上描述给出了用于在一个块中的非顺序写访问期间在块级上控制读访问的技术, 对于在非顺序地从缓冲器 100 中读取期间在块级上控制写访问同样可以实现这个相同的过程。例如, 读指针 220 可被配置成首先读取第八个存储元件, 将这些值存储在包含该第八行段其它值的行缓冲器中, 类似于上面提到的对于缓冲器 100 的非顺序写访问。在本例中, 将限定写指针 210, 以免延伸到特定块中, 直到 8 个存储元件的每一个都被读出。如以上指出的, 为了便于参考和理解, 使用对于缓冲器的非顺序写访问来给出本发明, 但是, 对于阅读了本发明的公开内容的本领域技术人员来说显然也可以将此处公开的原理应用到其它对于缓冲器的非顺序访问中。

图 3 说明了依照本发明的缓冲器管理系统 300 的示例方框图。如图所示, 缓冲器管理系统 300 管理从发送器设备或者部件 310 到接收器设备或者部件 320 的数据传输。根据本发明, 缓冲器管理器 350 基于块级的顺序写访问来确定读访问的界限 230。根据用于读访问的特定协议, 缓冲器管理器 350 或者通过拒绝访问超出界限 230 的存储元件来实施界限 230, 或者将界限 230 传送到接收器设备 320, 以用于界限 230 的自实施。图 2 和图 3 中的循环箭头 212 用于说明块内存储器访问, 它们可以是顺序的也可以不是, 而循环箭头 211 说明了顺序的块到块存储器访问。根据本发明的第一方面, 缓冲器管理器 350 确定界

限 230, 以便当潜在的非顺序块内访问 212 正在进行时, 防止读指针 220 延伸到块中。

根据本发明的第二方面, 通过确定何时存储器访问的顺序对应于高层的顺序, 进一步增强系统 300 的性能。考虑以下的示例存储器访问, 其中顺序方向随着每个下一块访问而改变, 首先是通过递增的地址顺序, 然后通过递减的地址顺序。假设在读过程期间是递增的地址顺序, 缓冲器管理器 350 最好被配置成在块正以递减的地址顺序被写入时, 防止读指针 220 延伸到块中, 但是在块正以递增的地址顺序被写入时, 允许读指针 220 延伸到块中, 因为写顺序在与高层的都顺序同相的方向上。以这种方式, 读指针 220 只被延时半个块访问, 而块内写过程与高层的读顺序的方向相反。

同样考虑, 具有初始的非零块内偏移的上述顺序访问, 诸如序列 7-8-1-2-3-4-5-6。在本例中, 假设通常的更高级顺序访问的地址是从低到高, 块内顺序访问与块顺序的方向相同, 即从低到高, 并且在访问最后一项之后循环被复位到第一项。当写指针 210 最初前进到“8”时, 通过读指针 220 的存储器访问必须被从块内排除, 这是因为至少在第八个数据项下面的某些存储器位置还未被写入。然而, 当写指针 210 前进到“2”时, 允许读指针访问在写指针为“1”时存储的数据项。相似地, 当写指针 210 前进到“4”时, 则允许读指针 220 访问数据项 1、2、3 中的任一个, 而不用担心会从还没有被写入的存储器位置进行读取。

根据本发明, 该缓冲器管理器 350 被配置成当写入存储器单元“下面”的任何单元还未被写入时(即还未“有效”), 维护界限 230, 以及将界限 230 复位到值 230', 它对应于一个存储器单元, 在该单元下面的每个其它单元都有效。以这种方式, 一旦块内写指针与块级的顺序相同, 读访问就可以开始。在本文中, “下面”被定义为在块级顺序的方向上, 位于受支配的(subject)单元之前的存储器单元。也就是说, 如果块级顺序为由低到高, 则“下面”的存储单元具有比所述单元更低的地址, 或者指针; 而如果块级顺序是由高到低, 则“下面”的存储器单元具有比受支配的单元更高的地址, 或者指针。

当下面的存储器单元都有效时, 可以采用多种技术的任何一种。如图 2 中所示, 在优选实施例中, 写指针 210 对应于一个相对于块地

址 250 的偏移 260。如果块内序列的顺序和块到块序列在相同方向上（高到低或者低到高），则一旦偏移 260 等于 0，所有随后在块内在地址 250 处的写指针 210 访问都使得所有下面的存储器单元以前都被访问，因而都是有效的。

- 5 注意，在以上的例子中为了便于参考，使用了固定的块大小。但对于本领域技术人员来说非常显然，影响以上过程所需的最合适的参数是块的开始和块的结束（或者，等价地，块的大小）。此外，块的大小可以随着每次处理而改变。

10 图 4 说明了依照本发明的优选实施例，用于确定缓冲器管理系统的存储器访问界限的示例逻辑框图。而图 5 说明了对应于图 4 的逻辑，用于跟踪存储器访问的示例时序图。在这个示例实施例中，“缠绕（wrap）”信号指示写指针 210（图 2）何时被初始偏移，这样一个或者多个“更低的”存储器单元以及地址 250 处的块被跳过，并且还未被写入。“空闲”信号指示一个非写状态（可替换地，其中读指针被
15 偏移，“空闲”信号指示非读状态）。

 当断言了缠绕信号或者空闲信号时，NOR 门 410 通过选择器 420 选择块地址 250 以便形成界限 230。当既没有断言缠绕信号也未断言空闲信号时，NOR 门 410 选择块地址 250 和偏移 260 的和 430 来形成界限 230。也就是说，如果当前激活的写指针 210 使得所有的“下面”地
20 址都未被跳过，则界限参数 230 被设定为对应于这个写指针 210。（在本示例实施例中，读指针 220 将被限定为在界限 230 “下面”，“下面”的含义如以上所述）。

 图 5 说明了用于跟踪和图 4 的逻辑相对应的存储器访问的示例时序图。在该例中，示例了两个块操作，块 510 包含地址 0 到 7，块 511
25 包含地址 8 到 f（十六进制）。第一个块 510 在地址“6”被初始访问，并且随后顺序通过地址 7，然后复位到地址 0，然后是地址 1-5。第二块 511 最初在地址“d”被访问，随后顺序通过地址 e 和 f，然后复位到 8，然后是地址 9，a，b 和 c。为了方便，在 520、521 和 550、551 分别示例了与指针地址 510，511 对应的偏移值和块值。

30 如本例所示，通过在地址“d”开始第二块 511，第二块 511 中的第一偏移值（5）与第一块 510 中的最后偏移值相同。如上所述，如果，每个新偏移值需要一个存储器访问操作或者其它消耗时间的操作，例

如将一行数据读入到行缓冲器中，则图 5 所示的序列通过保留在前的偏移值而消除了每个块访问的一个这样的操作。

当第一块 510 在地址 6 和 7 被访问时，缓冲器管理器（图 3 中的 350）断言缠绕信号 530，从而将界限 560 设定为块地址 550。当缠绕
5 信号被解除断言（deassert）530'时，指示块内顺序对应于块级顺序，界限 560 被设定为对应于地址 510，它是块地址 550 与偏移 520 的组合。同样，当第二块 511 在地址 d, e 和 f 被访问时，界限 560 被设定为块地址 551，之后设定为块地址 551 和偏移 521 的组合。

在本发明的优选实施例中，界限 560 的传送是通过格雷码序列，
10 这样，如果接收系统在转换期间读到该界限，如以上关于格雷码序列的传统使用所论述的那样，它或者是该转换之前的值，或者是该转换之后的值。提供跟踪信号 570，以便将界限 560 传送到接收系统，来跟踪对应于块地址 510 的写指针。只有在写指针前进到地址“1”之后，读指针才被允许前进到地址“0”；此后，跟踪信号顺序跟踪通过地址
15 1-7。注意：通过在跟踪信号 570 中提供完整的序列，而没有对应于实际界限 560 的间隙或者跳跃，对应于该跟踪信号的格雷码序列提供了将该界限传送到接收系统的可靠通信。也就是说，例如，在时刻 501，界限 560 实际为 8，指示接收系统可以访问值 0-7 的任一个。然而，在时刻 501 之前，界限为 5。该界限从 5 到 8 的变化不能被可靠地传送，
20 因为，在界限值改变时，接收机也许会尝试读出该界限。格雷码序列提供了这个可靠性，只要该序列是连续的。跟踪信号 570 提供了这种连续序列，而不会有序列中的间隙或跳跃。

以上只是示例了本发明的基本原理。因而，本领域技术人员能够设计各种方案，尽管没有在此清楚描述和示出，但采用了本发明的基
25 本原理，因而它们也在附加的权利要求的精神和范围之内。

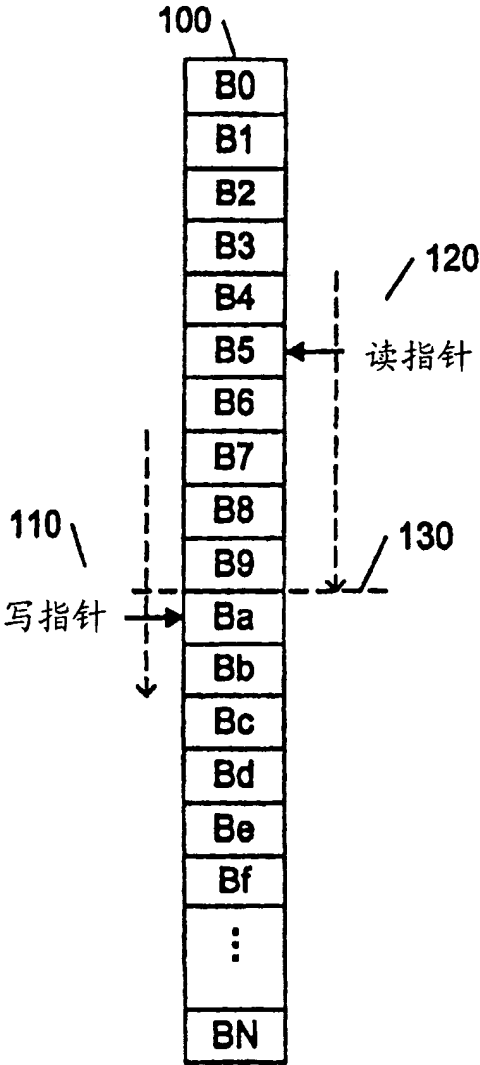


图 1

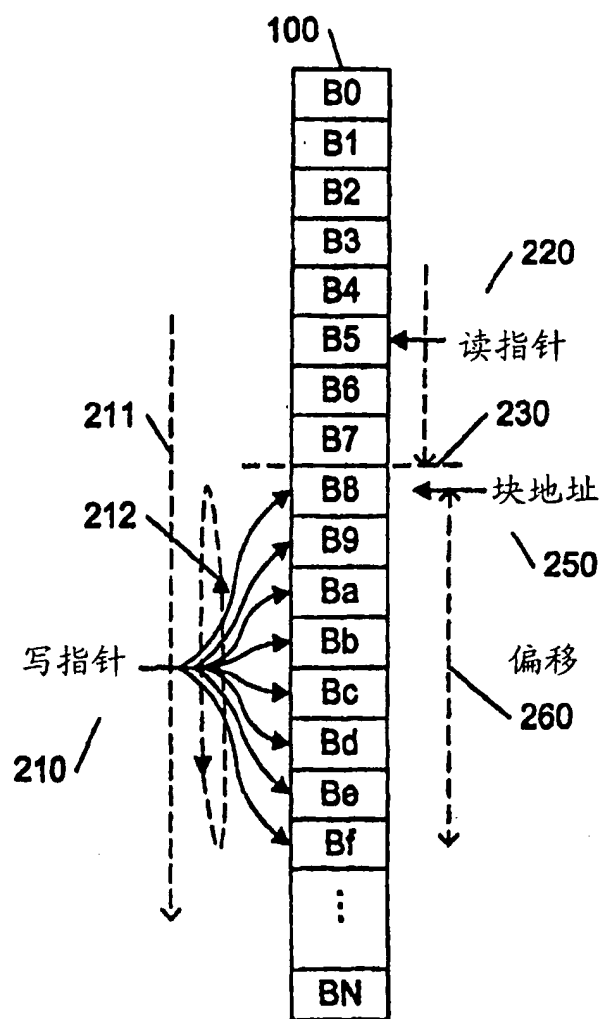


图 2

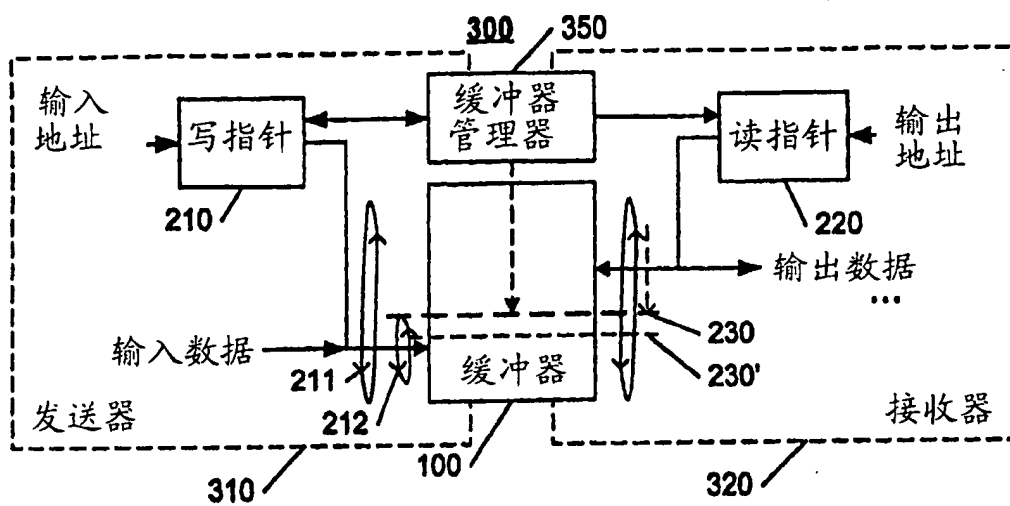


图 3

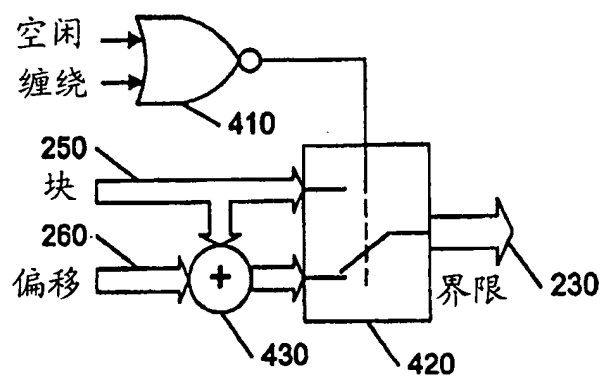
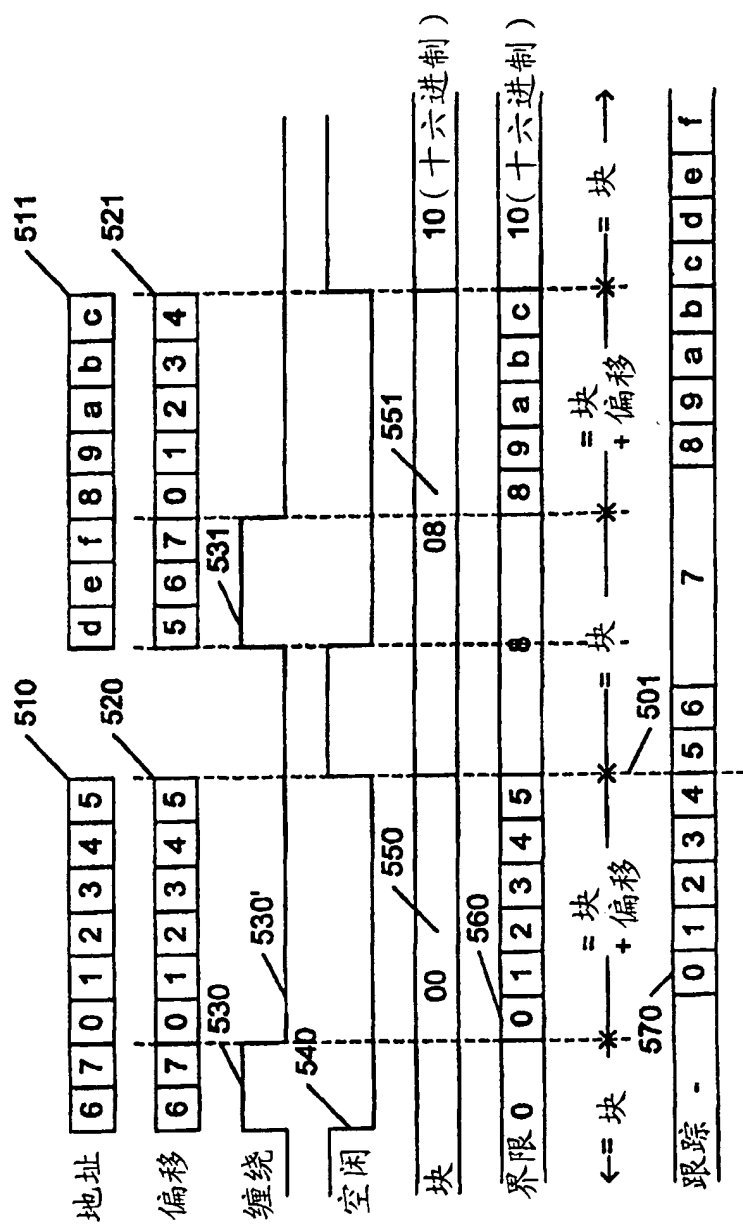


图 4



5
圖

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.